



DODATEK DO LABORATORIUM 5

Projektowanie i symulacja układów kombinacyjnych - przykład

Zadaniem jest dokonać minimalizacji funkcji logicznych wykorzystując multipleksery o 4, 3, 2 wejściach danych.

Funkcją która została podana na wejście jest: $F(A,B,C,D) = \sum (0,4,5,10,14)$

Na samym początku obliczeń tworzymy tabelę prawdy dla tego wyrażenia:

	A	B	C	D	Y
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	0





Elementy Logiki i Arytmetyki Komputerów

1. Obliczenia minimalizacyjne dla multipleksera o 4 wejściach:

Dla funkcji **4 wejściowej** stany minimalizacyjne **Y** będą odpowiadać stanom sterującym **D(0-15)** w multipleksersze **MUX16**.

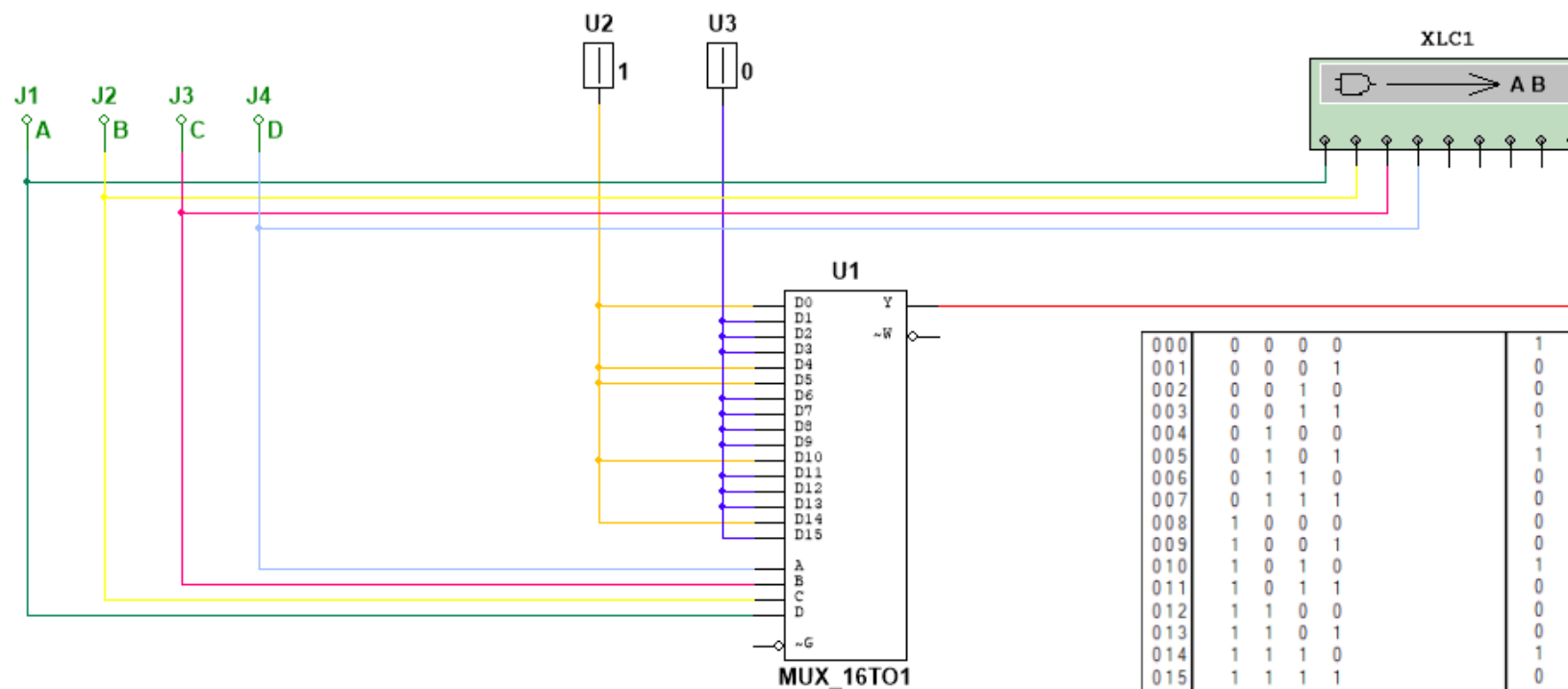
	A	B	C	D	Y	D(0-15)
0	0	0	0	0	1	1
1	0	0	0	1	0	0
2	0	0	1	0	0	0
3	0	0	1	1	0	0
4	0	1	0	0	1	1
5	0	1	0	1	1	1
6	0	1	1	0	0	0
7	0	1	1	1	0	0
8	1	0	0	0	0	0
9	1	0	0	1	0	0
10	1	0	1	0	1	1
11	1	0	1	1	0	0
12	1	1	0	0	0	0
13	1	1	0	1	0	0
14	1	1	1	0	1	1
15	1	1	1	1	0	0



Elementy Logiki i Arytmetyki Komputerów

Poniżej minimalizacja funkcji $F(A,B,C,D) = \sum (0,4,5,10,14)$ za pomocą multipleksera MUX16 (4 wejścia danych i 16 wejść sterujących D). Jak można zauważyć, wejściami sterującymi **D(0-15)** jest tablica prawdy **Y** (jest to przypadek gdy liczba $D = Y$, w przeciwnym przypadku gdy $Y > D$ należy dokonać minimalizacji wejść, tak jak dla kolejnego przykładu z MUX 8 itp.).

UWAGA: Wejścia sterujące w MUX16 są w odwrotnej kolejności tj. wejście A, to wejście danych D (ziemnozielony), B to C (żółty), C to B (fiolet), D to A (jasnoniebieski). Za to wejścia do sprawdzania w **logic converter** pozostają bez zmian.





Elementy Logiki i Arytmetyki Komputerów

2. Obliczenia minimalizacyjne dla multipleksera o 3 wejściach:

Dla funkcji **3 wejściowej** stany minimalizacyjne **Y** należy zminimalizować do stanu **D(0-7)**. W przypadku MUX8 posiada on 8 wejść sterujących D oraz 3 wejścia danych.

Tworzymy w tym przypadku grupy 2 mintermowe (w przypadku 5 wejść, grupy będą 4 mintermowe itd.)

	A	B	C	D	Y	Grupy	D(0-7)
0	0	0	0	0	1	1	\bar{D}
1	0	0	0	1	0	0	0
2	0	0	1	0	0	0	0
3	0	0	1	1	0	0	0
4	0	1	0	0	1	1	1
5	0	1	0	1	1	1	1
6	0	1	1	0	0	0	0
7	0	1	1	1	0	0	0
8	1	0	0	0	0	0	0
9	1	0	0	1	0	0	0
10	1	0	1	0	1	1	\bar{D}
11	1	0	1	1	0	0	0
12	1	1	0	0	0	0	0
13	1	1	0	1	0	0	0
14	1	1	1	0	1	1	\bar{D}
15	1	1	1	1	0	0	0

Jeśli rozpiszemy taką prostą siatkę, to może ona przyjąć tylko 4 stany:

- 1 , gdy obie wartości Y są 1
- 0 , gdy obie wartości Y są 0
- D, gdy wartość Y odpowiada stanowi wejścia D
- \bar{D} , gdy wartość Y odpowiada stanowi negacji wejścia D, np.:

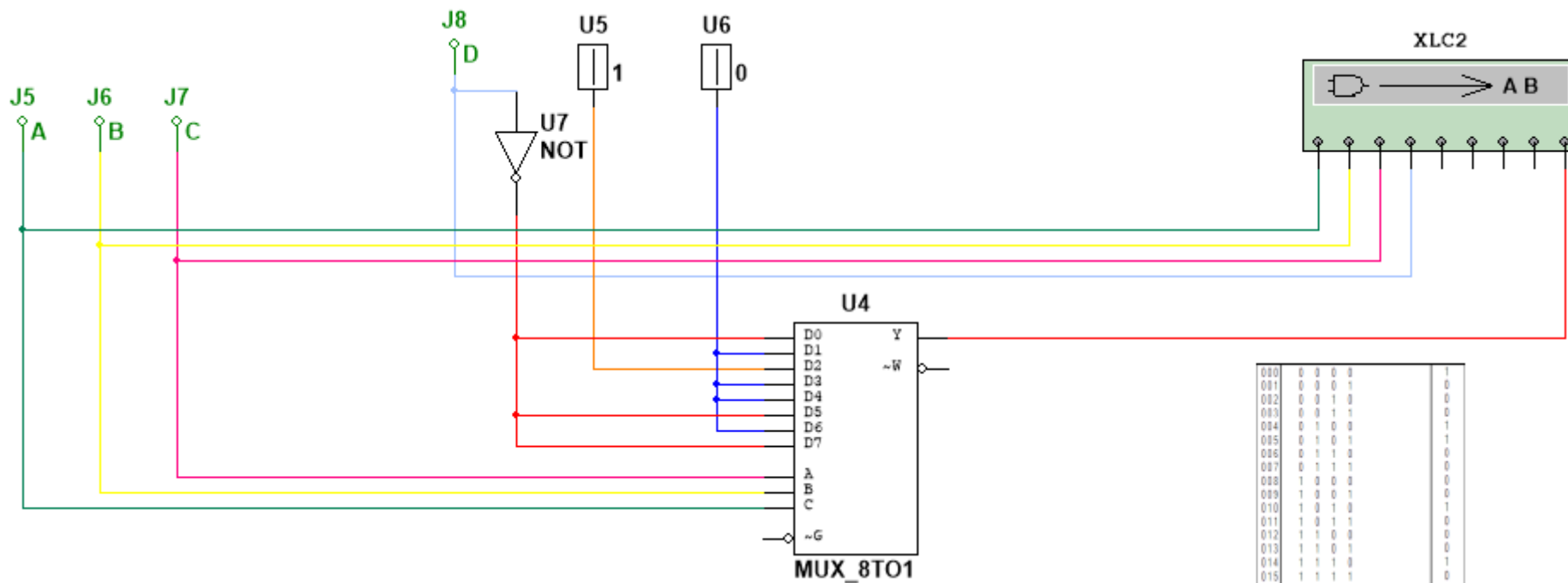
D	Y	
0	1	\bar{D}
1	0	



Elementy Logiki i Arytmetyki Komputerów

Poniżej minimalizacja funkcji $F(A,B,C,D) = \sum (0,4,5,10,14)$ za pomocą multipleksera MUX8 (3 wejścia danych i 8 wejść sterujących D). Jak można zauważyć, wejściami sterującymi **D(0-7)** jest zminimalizowana tablica prawdy **Y** (jest to przypadek gdy liczba D > Y), a wartości D(0-7) przyjmują 4 wartości (0,1,D, \bar{D}).

UWAGA: Wejścia sterujące w MUX8 są w odwrotnej kolejności tj. wejście A, to wejście danych C, B to B, C to A. Wejście danych D, tym razem posłuży tylko jako wejście sterujące **D(0-7)**. Za to wejścia do sprawdzania w **logic converter** pozostają dalej bez zmian.





Elementy Logiki i Arytmetyki Komputerów

3. Obliczenia minimalizacyjne dla multipleksera o 2 wejściach:

Dla funkcji 2 wejściowej stany minimalizacyjne **Y** należy zminimalizować do stanu **D(0-3)**. W przypadku MUX4 posiada on 4 wejścia sterujące D(0-3) oraz 2 wejścia danych.

Tworzymy w tym przypadku grupy 4 mintermowe (w przypadku 5 wejść, grupy będą 8 mintermowe itd.)

	A	B	C	D	Y	Grupy	D(0-3)
0	0	0	0	0	1	1	
1	0	0	0	1	0	0	$\bar{C} * \bar{D}$
2	0	0	1	0	0	0	
3	0	0	1	1	0	0	
4	0	1	0	0	1	1	\bar{C}
5	0	1	0	1	1	1	
6	0	1	1	0	0	0	
7	0	1	1	1	0	0	
8	1	0	0	0	0	0	
9	1	0	0	1	0	0	$C * \bar{D}$
10	1	0	1	0	1	1	
11	1	0	1	1	0	0	
12	1	1	0	0	0	0	
13	1	1	0	1	0	0	$C * \bar{D}$
14	1	1	1	0	1	1	
15	1	1	1	1	0	0	

Do siatek o 4 mintermach tworzymy 4 siatki karnaugh'a (identycznie należy postąpić dla maxtermów):

D0

	D	
C	0	1
0	1	0
1	0	0

$\bar{C} * \bar{D}$

D1

	D	
C	0	1
0	1	1
1	0	0

\bar{C}

D2

	D	
C	0	1
0	0	0
1	1	0

$C * \bar{D}$

D3

	D	
C	0	1
0	0	0
1	1	0

$C * \bar{D}$





Elementy Logiki i Arytmetyki Komputerów

Poniżej minimalizacja funkcji $F(A,B,C,D) = \sum (0,4,5,10,14)$ za pomocą multipleksera MUX4 (2 wejścia danych i 4 wejścia sterujących D). Jak można zauważyć, wejściami sterującymi **D(0-3)** jest zminimalizowana tablica prawdy **Y** (jest to przypadek gdy liczba $D > Y$), a wartości $D(0-4)$ przyjmują 4 wartości z minimalizacji stanów C i D.

UWAGA: Wejścia sterujące w MUX4 są w odwrotnej kolejności tj. wejście A, to wejście danych B, B to A. Wejścia danych C i D, tym razem posłużą tylko jako wejścia sterujące **D(0-3)**. Za to wejścia do sprawdzania w **logic converter** pozostają dalej bez zmian.

